

Japanese Patent Laid-open No. HEI 10-312370 A

Publication date : November 24, 1998

Applicant : K.K. Hitachi Seisakusyo

Title : NETWORK SYSTEM HAVING POWER REDUCING FUNCTION

5

(57) (ABSTRACT)

[OBJECT] When performing a multi-stage status of consumed power control such as frequency control of the CPU, ON/OFF of the individual peripheral devices of the information processor, etc. by way of a network, there has been the need to
10 perform transition or transfer from the status of sleep to the status of operation each time that multi-stage control is performed. For this reason, there has been the problem that the effect of reducing the power that has been the characterizing feature of the status of sleep is decreased.

[SOLVING MEANS] From a second information processor 12 to an information
15 processor 11 that is in a status of consumed power, a packet 901 that requests the transition of the status is delivered by way of a network 90. The information processor is in a status of sleep wherein the clock signal with respect to a CPU 20 is kept stopped. A network I/F 30 attains a power reducing command 303 from the packet 901 that has been accumulated in an FIFO 32, whereby, a consumed power control circuit 40,
20 according to the command 303, performs change in the CPU clock frequency and control of peripheral devices 61 while the information processor is kept in the status of sleep.

[Claim 1] A network system, the network system including a first information processor and a second information processor, the first information processor and the
25 second information processor being connected to each other and enabling message

exchange to be made between the both information processors, wherein the first information processor has a CPU, peripheral processing devices, a peripheral processing device I/F, a network I/F, and a unit that performs consumption of power control; the second information processor has a unit that transmits a status of consumed power control packet that has control information for controlling the status of consumed power of the first information processor; the network I/F has a network physical address holding unit that holds a network physical address, an FIFO memory unit that temporarily accumulates therein a packet on the network, a network address detection unit that attains an address that indicates a transmission destination of the packet from the content of the FIFO memory unit and that compares that address with the address of the network physical address holding unit, status of a consumed power control packet detection unit that detects from the content of the FIFO memory unit that the packet contains therein the status of consumed power control information, and a power reducing command delivery unit that attains power reduction control information from the FIFO unit and that outputs it, whereby, upon transmission of the packet that performs the status of consumed power control from the second information processor to the first information processor, in the first information processor, by its receiving that packet, from the network I/F of the first information processor, a detection signal and a power reducing command are output, respectively, from the network address detection unit and the status of a consumed power control packet detection unit, whereby the unit that performs consumption of power control, according to the power reducing command, changes the statuses of consumed power of the peripheral processing devices and the status of consumed power of the CPU.

[Claim 2] The network system according to claim 1, wherein the status of consumed power control packet has a recipient or addressee's network physical

address, a transmission destination network physical address, and a frame type that is an identification code that indicates that the packet is a status of consumed power control packet and uses a communication protocol that enables discriminating a status of consumed power control packet by an IEEE802 standard MAC (Media Access Control) layer.

[Claim 3] The network system according to claim 1, wherein the first information processor has a clock driver that supplies an operating clock signal to the CPU and that can change the frequency thereof; and the unit that performs consumption of power control changes the output frequency of the clock driver according to the power reducing command.

[Claim 4] The network system according to claim 1, wherein the first information processor has a clock driver that supplies an operating clock signal to the CPU and that can change the frequency thereof and, when it has received the status of consumed power control packet, even if the output of the clock driver is in the state of its being stopped from generation, the unit that performs consumption of power control changes the status of consumed power of each of the peripheral processing devices and CPU according to the power reducing command.

[Claim 5] The network system according to claim 1, wherein the first information processor has a clock driver that supplies an operating clock signal to the CPU and that can change the frequency thereof; and the unit that performs consumption of power control has a unit that holds the status of operation of the CPU that corresponds to the frequency of the clock signal supplied to the CPU and a unit that holds the statuses of operation of the peripheral devices that correspond to the statuses of consumed power of the peripheral devices, whereby the unit that performs consumption of power control performs control of the clock driver and peripheral

processing devices by using the results of comparison made between the contents of the power reducing commands and the statuses of operation of the CPU and peripheral devices.

[Claim 6] The network system according to claim 1, wherein the first

5 information processor has a clock driver that supplies an operating clock signal to the CPU and that can change the frequency thereof, and the unit that performs consumption of power control has a unit that holds the status of operation of the CPU that corresponds to the frequency of the clock signal supplied to the CPU and a unit that holds the statuses of operation of the peripheral devices that correspond to the
10 statuses of consumed power of the peripheral devices, whereby,

 the unit that performs consumption of power control, in a case where the operating clock supplied to the CPU is kept stopped and the power reducing command instructs supplying an operation clock to the CPU, resets the CPU and controls the clock driver to re-open the supply of a clock signal to the CPU, and, in a case where
15 the operating clock signal that is supplied to the CPU is kept supplied and the power reducing command instructs stopping the supply of the operating clock to the CPU, generates an interrupt signal to the CPU, by using the results of comparison made between the contents of the power reducing commands and the statuses of operation of the CPU and peripheral devices.

20 [THE PROBLEMS THAT THE INVENTION IS TO SOLVE] According to the conventional technique, in a case where receiving a LAN packet in the state of sleep, the contents of the LAN packet cannot be read until a clock signal is supplied to the CPU and the information processor is thereby brought to the state of operation wherein the OS codes are executable. Therefore, in a case where performing a multistage
25 status of consumed power control, such as frequency control of the CPU, ON/OFF

control of the individual peripheral devices of the information processor, etc., through the intermediary of the network, each time performing that control, it is necessary to perform transition from the state of sleep to the ordinary state of operation. For this reason, there has been the problem that the effect of power reduction that is the

5 characterizing feature of the state of sleep is decreased.

[0009] Also, in the state of operation as well, regarding the processing, as well, not accompanied by software control, such as a change in the operating clock with respect to the CPU, it has been necessary to take a step such as interrupt processing that is executed when a packet has arrived from the network I/F. In addition, it has been also

10 necessary to take a step such as that of control of the power control circuit by software performed the intermediary of an OS driver. Because of taking those steps, an overhead occurred. For that reason, the information processor had the difficulty of performing finely staged controls such as those wherein power reduction control is performed in short cycles. The reason for this is as follows. For example, in a case

15 where having broadcast the packet that notifies the reduction of the power on network, since the clock frequency of the CPU of the information processor that processes that packet is different according to the status of consumed power of the individual information processor, there has been the problem that the packet arrival couldn't be synchronized with the transition to the status of reduced power.

20 [0010] The present invention provides a proceeding wherein, when performing the consumption of power control with respect to the information processor through the intermediary of a LAN, there is used a packet for use for control of the status of consumed power, and a command of that packet is analyzed regardless of the CPU to thereby control the devices, whereby controlling the status of consumed power can be

25 performed without the information processor being transferred from the state of sleep

to the state of operation each time.

[0011] Also, the present invention provides a proceeding wherein, when performing the consumption of power control with respect to the information processor through the intermediary of a LAN, there is used a packet for use for control of the status of

5 consumed power; and a command of that packet is analyzed regardless of the CPU to thereby control the devices, whereby the operating frequency of the CPU of the information processor that is in the state of operation is quickly changed.

[0018] An information processor 12 outputs a packet 901 for use for control of the status of consumed power to a network. Fig. 2 is a view showing the construction of

10 the packet 901 for use for control of the status of consumed power according to the present invention. The reference symbol 911 denotes a preamble, 912 denotes a network physical address that indicates an addressee's address, 913 denotes a network physical address that indicates a transmission destination's address, 914 denotes a frame type that indicates that the packet is the one which is used for control
15 of the status of consumed power, 915 denotes a data part having stored therein status of consumed power control commands, and 916 denotes a Frame Check Sequence (FCS) code that is used for performing error detection of the packet. Instead of the network physical address, a Media Access Control (MAC) address may be used. By using the network physical address that indicates a transmission destination, it is also
20 possible to instruct broadcasting thereof and thereby to control the statuses of consumed power of a plurality of information processors.

[0019] In the above-described way, by using the packet exclusively used for control of the status of consumed power, the merit is brought about that the hardware attainment of, and the hardware control by, the power reducing commands, which are
25 done through the intermediary of the network I/F become easy.

[0020] When controlling the power consumption on the network with use of the status of consumed power control packet 901, that control may be performed by performing concentrated management by using a single piece of device, or, as in the case of a remote procedure call, that control may be performed in the way in which the change in the status of consumed power is broadcast before the individual information processor requests another information processor to perform relevant processing through the intermediary of the network.

[0021] To a host bus 201 of an information processor 11 there is connected a CPU 20 and there is also connected via a main controller 21 a nonvolatile memory 22 such as a dynamic RAM (DRAM). Also, in general, the host bus 201 that operates at a frequency of 66 MHz to 33 MHz has connected thereto via a bus bridge 23, because there is a limitation in terms of the line length and the electrical load applied with respect to the bus line, an I/O bus 202 the operating frequency of that is relatively low and that can have connected thereto a larger number of devices. To the I/O bus 202, there are connected a network I/F 30, a peripheral device I/F 51 for connection of a hard disc, CRT controller, etc., and a consumption of power control circuit 40.

[0022] First, an explanation will be given of a case where during a time period in which the first information processor 11 is in the state of operation that processor 11 has received the status of consumed power control packet 901.

[0023] The packet 901 that has been received is accumulated in the FIFO. A network address detection unit 34 outputs a "1" signal as a detection signal 30 in a case where the transmission destination address 912 within the packet and the network physical address 33 specific for the network I/F 30 coincide with each other. In a case where that packet is a status of consumed power control packet, status of a consumed power control packet detection unit 35 outputs a "1" signal as a detection

signal 302. On the other hand, by a power reducing command delivery unit 36, the data part 915 within the FIFO 32 is transmitted to a consumption of power control circuit 40 as a power reducing command 303.

[0024] The consumption of power control circuit 40 controls CPU operating

5 frequency and a peripheral device 61 according to the status of consumed power of the information processor 11. In a CPU operation status 42 there is kept written from the OS via an I/O bus I/F 41 any one of the status values "00", "01", and "10" that are shown in Table 1. The "f" in the table 1 represents the highest operating frequency of the CPU 20. Also, in a peripheral device operation status, there is kept written from
10 the OS via the I/O bus I/F 41 any one of the status values "0" and "1" that are shown in the table 2. The peripheral processing device 61 is, for example, a display device, etc.

[0025]

[Table 1]

CPU operation status 42	CPU 20 operation status	CLKDRV 24 output frequency
00	operation status	f
01	power reduced operation/operation status	f/2
10	power reduced operation/operation status	f/8
11	sleep status, 0	0 (CPU kept stopped)

15

[0026]

[Table 2]

peripheral device operation status	peripheral device 61 operation status (display)
0	operation status (power kept supplied)
1	status of reduced power (supply of power source "OFF")

[0027] In a case where the signal 302 is "0" and this indicates that the received

packet is not for use for control the status of a consumed power, interrupt control unit 46 outputs a "1" signal that indicates a request to interrupt, as a signal 404, in response to the detection output "1" of the network address detection result 301. In contrast to this, in a case where the signal 302 is "1" and the received packet is for use for control of the status of consumed power, appropriate processing is executed according to the command 303 and the operation status of the CPU at the reception time. Namely, in a case where the current operation status of the CPU is a code that indicates the supply of clock to the CPU, such as "00", "01", or "10", and a CPU status field 921 of the command 303 is similarly a code that indicates the supply of clock to the CPU, a command analysis unit 44 controls a clock driver 24 through the intermediary of a clock control signal 401. Thereby, an output corresponding to the CPU status field 921 is obtained. Thereafter, the CPU field 921 of the command 303 is written into the CPU operation status 42 as the new status value of the CPU.

[0028] In the above-described example of operation, the transition of the information processor 11 to the status of reduced power has been performed only between the operation statuses thereof and therefore it has been possible to change the clock frequency without the intermediary of the OS. However, ordinarily, the transition from the operation status to the sleep mode requires performing preparations for that restoration on the OS side. For this reason, in a case where the CPU status field 921 is the code "11" that indicates the stop of clock to the CPU, the interrupt control unit 46 issues an interrupt signal 404 in order to commit to the OS the control to a reduced power. By the interrupt processing, the applications on the OS are started and then, after the restoration preparations of the OS have finished being performed, those applications update to appropriate values the peripheral device operation status 42 and CPU operation status of the consumption of power control circuit 40. Finally, the

circuit 40 stops the clock driver 24 from outputting, thereby the information processor 11 is transferred to the mode of sleep.

[0029] The operations of the network I/F 30 and consumption of power control circuit 40 with respect to the input packet are collected in Table 3. In Table 3, the CPU operation status "00 to 10" indicates that the status value may be any one of the status values "00", "01" and "10". Cases where the network address detection output 301 is "1" and the consumption of power control packet detection output 302 is "0" each indicate the reception of an ordinary packet. Cases where the network address detection output 301 is "1" and the consumption of power control packet detection output 302 is "1" each indicate the reception of the status of consumed power control packet.

[0030]

[Table 3]

current CPU operation status (42)	detection of network address 301	detection of consumption of power control packet 302	power reduction command: field 921	clock control signal 401	request for interrupt 501	reset signal 402	after-change CPU operation status (42)
00	1	1	00	00	0	0	00
00	1	1	01	01	0	0	01
00	1	1	10	10	0	0	10
00	1	1	11	00	1	0	11
01	1	1	00	00	0	0	00
01	1	1	01	01	0	0	01
01	1	1	10	10	0	0	10
01	1	1	11	00	1	0	11
10	1	1	00	00	0	0	00
10	1	1	01	01	0	0	01
10	1	1	10	10	0	0	10
10	1	1	11	00	1	0	11
00 - 10	1	0	-	no change made	1	0	no change made

[0031] The consumption of power control circuit 40 has the function of controlling not

only the operating frequency of the CPU but also the consumption of power of the peripheral device 61. As in the case of the CPU operating frequency, an explanation will first be given of a case where in the state of operation of the information processor this processor has received the status of consumed power control packet 901.

- 5 [0032] When the peripheral device control field 922 of the command 303 is "1" that indicates the mode in which the power is reduced, the consumption of power of the information processor 61 is decreased with a control signal 403. Also, the value of the field 922 is newly written into the peripheral device operation status 43 as the new status of the peripheral processing device. When collected, the relevant data is as
- 10 shown in Table 4.

[0033]

[Table 4]

current CPU operation status 42	current peripheral device operation status (43)	power reduction command: field 922	control signal for peripheral processing device 403	after-change peripheral device operation status (43)
00 - 10	0	0	0	0
00 - 10	0	1	1	1
00 - 10	1	0	0	0
00 - 10	1	1	1	1

- [0034] Next, a case where, when the information processing device is kept in the
- 15 state of sleeping, that device has received the status of consumed power control packet 901 will be explained. The operation of the network I/F 30 is the same as that which is performed when that device is in the state of operation.

- [0035] The consumption of power control circuit 40, according to the status of consumed power of the information processing device 11, controls the clock driver 24
- 20 and the peripheral device 61. In the CPU operation status 42, there is written from the

OS via the I/O bus I/F 41 the status value "11" shown in Table 1. Also, in the peripheral device operation status there is written from the OS via the I/O bus I/F 41 either one of the status values "1" and "0" shown in Table 2.

[0036] In a case where the CPU operation status field of the power reducing

5 command 303 is "00", "10", or "01" that indicates the supply of clock to the CPU, the command analysis unit re-opens the output from the clock driver 24. Then, the reset control unit 45 outputs "1" that indicates a request to reset as the signal 402. The CPU starts code fetch from the reset vector. At the time of the transition to the sleep mode, the OS previously acted to cause storage therein of the address of the
10 restoration destination to which that reset vector is restored, and therefore the CPU is transferred to the ordinary mode of operation.

[0037] Meanwhile, in a case where the packet that has been received is not for use for control of the status of consumed power, it is necessary to quickly commit the contents of the FIFO to the OS. Therefore, the command analysis unit controls the

15 control signal 401 and re-opens the supply of clock from the clock driver 24 to the CPU. The reset control unit 45 outputs, as the signal 402, the signal "1" indicating the reset of the CPU.

[0038] The operations of the network I/F 30 and consumption of power control circuit 40 with respect to the input packet are collected in Table 5.

20 [0039]

[Table 5]

current CPU operation status (42)	detection of network address 301	detection of consumption of power control packet 302	power reduction command: field 921	clock control signal 401	request for interrupt 501	reset signal 402	after-change CPU operation status (42)
11	1	1	00	00	0	1	00
11	1	1	01	01	0	1	01

11	1	1	10	10	0	1	10
11	1	1	11	00	0	0	11
11	1	0	-	00	0	1	00

[0040] Further, in a case where the information processing device 11 is in the state of sleep, there is no need to use the peripheral device 61. For this reason, even when the peripheral device status field of the power reducing command 303 has the status value "0" indicating the ordinary operation, preparations are made so that the peripheral device does not follow that command.

[0041]

[Table 6]

current CPU operation status 42	current peripheral device operation status (43)	power reduction command: field 922	control signal for peripheral processing device 403	after-change peripheral device operation status (43)
11	0	0	0	0
11	0	1	1	1
11	1	0	1	1
11	1	1	1	1

10 [0042]

[Effect of the Invention] According to the present invention, there can be provided a system which controls the status of an information processing device having the function of reducing the power through the intermediary of a network and in which, when executing access with respect to the information processing device that is a reduction of power machine through the intermediary of a LAN, by detecting a status of consumed power control packet at the part of network I/F there is performed the consumption of power control according to the power reducing command that has been indicated by that packet; and, at that performance time, there occurs no transition from the state of sleep to the state of operation, with the result that the effect of the

power being reduced when that device is in the state of sleep is enhanced.

[0043] Also, according to the present invention, there can be provided a system which controls the status of an information processing device having the function of reducing the power through the intermediary of a network and in which, when
5 executing access with respect to the information processing device that is a reduction of power machine through the intermediary of a LAN, by detecting a status of consumed power control packet at the part of network I/F there is changed the operating clock of the CPU without relying on an interrupt control circuit and software processing, with the result that the status of consumed power of the information
10 processing device can be changed in a relatively short time.

[BRIEF DESCRIPTION OF THE DRAWING]

Fig. 1 is a block diagram showing the operation, on a network system, of an information processing device according to the present invention.

Fig. 2 is a view showing the construction of a status of consumed power
15 control packet according to the present invention.

[Fig. 1]

11	information processing device
12	information processing device
20 21	memory control circuit
22	memory
23	HOST bus bridge
30	network I/F
31	I/O bus I/F
25 33	network physical ADDR

	34	detection of network address
	35	detection of status of consumed power control PKT
	36	delivery of power reducing command
	40	status of consumed power control circuit 40
5	41	I/O bus I/F
	42	peripheral device operation status
	43	CPU operation status
	44	command analysis
	45	reset control circuit
10	46	interrupt control circuit
	51	peripheral device I/F
	61	peripheral device
	201	HOST bus
	202	I/O bus
15	[Fig. 2]	
	911	preamble
	912	reception destination network physical address
	913	transmission destination network physical address
	914	frame type
20	915	data part
		3 bits of the data part
	921	CPU status field of power reducing command
	922	peripheral device status field of power reducing command

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-312370

(43)公開日 平成10年(1998)11月24日

(51)Int.Cl.⁹

識別記号

F I

G 0 6 F 15/177

G 0 6 F 15/16

4 2 0 S

1/32

1/04

3 0 1 C

1/04

3 0 1

13/00

3 5 5

13/00

3 5 5

1/00

3 3 2 Z

審査請求 未請求 請求項の数6 O L (全 9 頁)

(21)出願番号

特願平9-120492

(22)出願日

平成9年(1997)5月12日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 鈴木 新一

神奈川県川崎市幸区鹿島田890番地 株式

会社日立製作所情報・通信開発本部内

(72)発明者 関 行宏

神奈川県川崎市幸区鹿島田890番地 株式

会社日立製作所情報・通信開発本部内

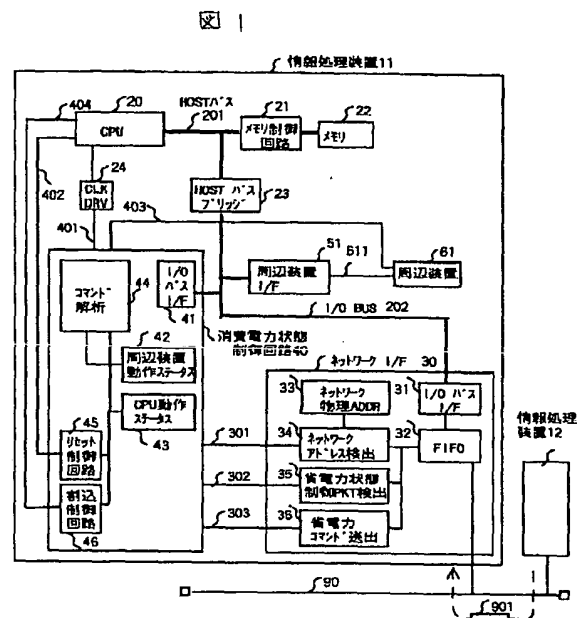
(74)代理人 弁理士 小川 勝男

(54)【発明の名称】 省電力機能を有するネットワークシステム

(57)【要約】

【課題】ネットワーク経由でCPUの周波数制御や、情報処理装置の個々の周辺装置のON/OFFといった多段階の省電力状態制御を行なう場合には、その都度スリープ状態から通常動作状態への移行を行う必要があった。このため、スリープ状態の特徴である省電力の効果が減少するという課題があった。

【解決手段】第2の情報処理装置12からネットワーク90を経由して、省電力状態にある情報処理装置11に状態遷移を要求するパケット901を送出する。情報処理装置は、CPU20のクロックが停止しているスリープ状態にある。ネットワーク1/F30は、FIFO32に蓄積されたパケット901から省電力コマンド303を取得し、消費電力制御回路40は前記コマンド303に従って、スリープ状態のままCPUクロック周波数の変更、周辺装置61の制御を行なう。



【特許請求の範囲】

【請求項 1】第 1 の情報処理装置と、第 2 の情報処理装置とが、これら第 1 の情報処理装置と第 2 の情報処理装置とが接続されていて、相互にメッセージ交換が行えるネットワークシステムにおいて、前記第 1 の情報処理装置は、CPU と、周辺処理装置と、周辺処理装置 I/F と、ネットワーク I/F と、消費電力制御を行う手段を有し、前記第 2 の情報処理装置は、第 1 の情報処理装置の消費電力状態の制御情報を有する省電力状態制御パケットを送信する手段を有し、前記ネットワーク I/F は、ネットワーク物理アドレスを保持するネットワーク物理アドレス保持手段と、ネットワーク上のパケットを一時的に蓄積する FIFO メモリ手段と、前記 FIFO メモリ手段の内容からパケットの送信宛先を示すアドレスを取得し、前記ネットワーク物理アドレス保持手段との比較を行うネットワークアドレス検出手段と、前記 FIFO メモリ手段の内容からパケットが消費電力状態制御情報を含むことを検出する省電力状態制御パケット検出手段と、前記 FIFO メモリ手段から省電力制御情報を取得して出力する省電力コマンド送出手段を有し、この第 2 の情報処理装置から第 1 の情報処理装置に対して、省電力状態制御を行うパケットを送信すると、第 1 の情報処理装置は前記パケットを受信することにより、第 1 の情報処理装置のネットワーク I/F から、前記ネットワークアドレス検出手段および省電力状態制御パケット検出手段から検出信号および省電力コマンドが出力され、消費電力制御を行う手段は省電力コマンドに応じて周辺処理装置の消費電力状態および CPU の消費電力状態を変更する事の特徴とするネットワークシステム。

【請求項 2】請求項 1 記載の省電力状態制御パケットは、宛先ネットワーク物理アドレス、送り先ネットワーク物理アドレス、省電力状態制御パケットである事を示す識別コードであるフレームタイプを有し、IEEE 802 規格 MAC (Media Access Control) 層で省電力状態制御パケットを識別できる通信プロトコルを使用する事の特徴とするネットワークシステム。

【請求項 3】請求項 1 記載の第 1 の情報処理装置は、CPU に動作クロックを供給し、周波数変更可能なクロックドライバを有し、消費電力制御を行う手段は省電力コマンドに応じて前記クロックドライバの出力周波数を変更する事の特徴とするネットワークシステム。

【請求項 4】請求項 1 記載の第 1 の情報処理装置は、CPU に動作クロックを供給し、周波数変更可能なクロックドライバを有し、省電力状態制御パケット受信時において、前記クロックドライバの出力が発振停止状態にあるときにおいても、消費電力制御を行う手段は省電力コマンドに応じて周辺処理装置および CPU の消費電力状態を変更する事の特徴とするネットワークシステム。

【請求項 5】請求項 1 記載の第 1 の情報処理装置は、C

PU に動作クロックを供給し、周波数変更可能なクロックドライバを有し、前記消費電力制御を行う手段は、CPU に供給されるクロック信号周波数に応じた CPU の動作ステータスを保持する手段と、周辺装置の消費電力状態に応じた周辺装置の動作ステータスを保持する手段を有し、前記消費電力制御を行う手段は、省電力コマンドの内容と、前記 CPU 動作ステータスおよび前記周辺装置動作ステータスを比較した結果を用いて、前記クロックドライバおよび周辺処理装置の制御を行う事の特徴とするネットワークシステム。

【請求項 6】請求項 1 記載の第 1 の情報処理装置は、CPU に動作クロックを供給し、周波数変更可能なクロックドライバを有し、前記消費電力制御を行う手段は、CPU に供給されるクロック信号周波数に応じた CPU の動作ステータスを保持する手段と、周辺装置の消費電力状態に応じた周辺装置の動作ステータスを保持する手段を有し、

前記消費電力制御を行う手段は、省電力コマンドの内容と、CPU 動作ステータスおよび周辺装置動作ステータスを比較した結果を用いて、CPU に供給される動作クロックが停止中であり、かつ省電力コマンドが CPU への動作クロック供給を指示する場合には、CPU をリセットするとともにクロックドライバを制御して CPU へのクロック供給を再開し、CPU に供給される動作クロックが供給中であり、かつ省電力コマンドが CPU への動作クロック停止を指示する場合には CPU に割り込み信号を発生する事の特徴とするネットワークシステム。

【発明の詳細な説明】

【0001】

30 【発明の属する技術分野】本発明は、ネットワークシステムに係り、情報処理装置の消費電力を LAN 経由で制御するネットワークシステムに関する。

【0002】

【従来の技術】近年、パーソナルコンピュータシステムの価格性能比が著しく向上し、パーソナルコンピュータと LAN (ローカルエリアネットワーク) を利用して企業の情報処理システムを構築することが、広く行われるようになってきた。

40 【0003】一方、業務時間内あるいは終日にわたり情報処理装置が通電状態となるため、これら情報処理装置の消費電力の低下が大きな課題となっている。最近では、市販 OS からパソコンの消費電力制御を行なうため、ノートブックから、デスクトップパソコンやサーバーに至るまで一貫した共通規格が普及しつつある。このような規格には、ACPI ("Advanced Configuration and Power Interface Specification") がある。この詳細については、Web サイト "http://www.teleport.com/~acpi/" から入手できる。

50 【0004】これら省電力状態制御可能な情報処理装置では、一般に「動作状態」と「スリーピング状態」と呼

ばれる動作状態を有し、動作状態ではCPUにクロックが供給され、内部の論理回路は周波数に応じた電力を消費する。スリーピング状態ではCPUの内部クロックが停止し、情報処理装置の消費電力が低下する。CRTモニターやプリンター、ハードディスクといった周辺装置についても、制御信号を操作する事により、内部回路の一部の電源を遮断したり、モータの回転を停止する等で省電力効果を持つ製品が広く販売されている。

【0005】さらに、動作状態においても、CPUのクロックや、I/Oバスの動作周波数を低下する事で、情報処理装置の処理負荷や、ユーザの使用状況に応じて、きめ細かい省電力動作を行なう方式は、既にノートパソコンでは一般的な技術となっている。

【0006】このスリーピング状態の消費電力は、情報処理装置上の主電源が切断された「電源遮断状態」よりも大きいものの、情報処理装置内の不揮発性メモリの内容は保持されているため、ユーザーのアクセスや、ネットワークからのアクセスにより、速やかに動作状態に移行できることが特徴である。このようなクライアントでは、ユーザが主電源を遮断せず、スリーピング状態のまま長時間放置されることもある。また、サーバにおいては、夜間中など処理負荷の少ない場合には、スリーピング状態として電力の消費を抑える運用形態も有り得る。

【0007】ネットワークを経由して、スリーピング状態から動作状態への移行を促す方式については、様々な方式が考えられている。ネットワークに接続された他の情報処理装置からのパケットを受信することにより、割込みが発生し、CPUを再起動する方式などがある。この方式の詳細については、例えば、特開平7-93061「情報処理装置」に記載されている。

【0008】

【発明が解決しようとする課題】従来の技術によれば、スリーピング状態において、LANパケットを受信する場合、LANパケットの内容は、CPUにクロックが供給され、OSのコードが実行可能な動作状態となるまで判別することができないため、ネットワーク経由でCPUの周波数制御や、情報処理装置の個々の周辺装置のON/OFFといった多段階の省電力状態制御を行なう場合には、その都度スリープ状態から通常動作状態への移行を行う必要があった。このため、スリープ状態の特徴である省電力の効果が減少するという問題があった。

【0009】また、動作状態においても、CPUの動作クロック変更など、ソフトウェア制御の伴わない処理に関しても、ネットワークI/Fからのパケット到着による割り込み処理、OSのドライバを経由したソフトウェアによる電力制御回路のコントロールといった手続きによるオーバーヘッドが発生するため、短周期で省電力の制御を行うといった、きめ細かい制御は困難であった。これは、たとえば、省電力を通達するパケットをネットワーク上でブロードキャストした場合、パケットを

処理する情報処理装置のCPUクロック周波数は、個々の情報処理装置の省電力状態により異なる。このため、省電力状態の移行に同期がとれないといった問題があった。

【0010】本発明は、情報処理装置に対してLAN経由で省電力の制御を行う際に、省電力状態制御用のパケットを用い、このパケットのコマンドをCPUの関与なく解析し、機器を制御することで、逐次情報処理装置がスリープ状態から動作状態へ移行する事なく省電力状態の制御を可能とする方式を提供する。

【0011】また、本発明は、情報処理装置に対してLAN経由で省電力の制御を行う際に、省電力状態制御用のパケットを用い、このパケットのコマンドをCPUの関与なく解析し、機器を制御することで、動作状態にある情報処理装置のCPUの動作周波数を速やかに変更する方式を提供する。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明の第1の構成は、ネットワークと、これに接続された第一および第2の情報処理装置からなるネットワークシステムにおいて、前記第1の情報処理装置は、CPUと、周波数変更可能なクロックドライバと、周辺処理装置と、周辺処理装置I/Fと、ネットワークI/Fと、消費電力制御回路を有し、前記第2の情報処理装置は、省電力状態制御用のネットワークパケットを送信する手段を有し、ネットワークI/Fは省電力状態制御用のパケットを受信した場合には省電力状態制御パケットの検出信号と、パケット内のデータ部から省電力コマンドを消費電力制御回路に出力し、消費電力制御回路からクロックドライバの制御、周辺処理装置、周辺処理装置I/Fの制御や電源の投入を行えるようにしたものである。

【0013】より詳しくは、省電力状態制御制御用パケットには、宛先ネットワーク物理アドレスと、送先ネットワーク物理アドレスと、省電力状態制御制御用のパケットである事を示すフレームタイプを有したものである。

【0014】より詳しくは、第1の情報処理装置において、消費電力制御回路は、消費電力制御回路はCPUの動作ステータスと、周辺装置の動作ステータスを有し、省電力コマンドの内容と、CPUの動作ステータスおよび周辺装置の動作ステータスを比較することで、OSの関与なく、適切な省電力状態となるように周辺処理装置、周辺処理装置I/Fの制御や電源の投入を行えるようにしたものである。

【0015】より詳しくは、ネットワークI/Fは、受信したパケットを蓄積するFIFOメモリと、固有のネットワーク物理アドレスを保持する手段と、FIFOメモリの内容と前記固有のネットワーク物理アドレスを比較し、一致を検出する手段と、FIFOメモリの内容を

解析し、フレームタイプが省電力状態制御用のパケットである事を検出する手段と、FIFO内パケットのデータ部より省電力コマンドを出力する手段を有するようになったものである。

【0016】より詳しくは、第1の情報処理装置は、クロックドライバの出力により、CPUクロックが供給されCPUが動作する状態と、CPUクロックが停止し、CPUが停止しているスリープ状態を有し、第1の情報処理装置において、消費電力制御回路は、消費電力制御回路はCPUの動作ステータスと、周辺装置の動作ステータスを有し、前記2つのステータスは、OS上の電力制御ソフトウェアから読み書き可能な属性とし、省電力コマンドの内容と、CPUの動作ステータスおよび周辺装置の動作ステータスを比較することで、通常状態からスリープ状態への移行時には割込信号を発生し、スリープ状態から通常状態からの移行時にはリセット信号を発生するとともに、クロックドライバの制御を行い、CPUにクロックが供給される状態とする事で、OSの省電力機能と連動できるようにしたものである。

【0017】

【発明の実施の形態】以下、本発明に係る第1の実施形態を、図1、図2を用いて説明する。

【0018】情報処理装置12は、省電力状態制御用のパケット901をネットワーク上に出力する。図2は、本発明による省電力状態制御用のパケット901の構成を示した図である。911はプリアンブル、912は宛先を示すネットワーク物理アドレス、913は送り先を示すネットワーク物理アドレス、914は省電力状態制御用のパケットであることを示すフレームタイプ、915は省電力状態制御コマンドを格納したデータ部、916はパケットの誤り検出に使用するFrame Check Sequence (FCS) コードである。ネットワーク物理アドレスは、Media Access Control (MAC) アドレスを使用しても良い。また、送り先を示すネットワーク物理アドレスにおいて、ブロードキャストを指示し、複数の情報処理装置の省電力状態を制御する事も可能である。

【0019】このように、省電力状態制御専用のパケットを用いる事により、ネットワーク1/Fによるハードウェアでの省電力コマンドの取得および制御が容易となる利点がある。

【0020】省電力状態制御パケット901を使用したネットワーク上の消費電力の制御は、1台の装置により

集中管理を行ってもよいし、リモートプロシージャコールのように、個々の情報処理装置が、ネットワークを経由して、他の情報処理装置に処理を依頼するのに先立って、省電力状態の変更をブロードキャストする構成でも良い。

【0021】情報処理装置11のホストバス201には、CPU20及び、ダイナミックRAM (DRAM) 等の不揮発性メモリ22が、メモリコントローラ21を介して接続されている。また、66MHz~33MHzといった周波数で動作するホストバス201は、線路長やバス線路上の電気的な負荷に制約があるため、ホストバスブリッジ23を介して、比較的動作周波数が低く、より多くのデバイスを接続可能なI/Oバス202を接続するのが一般的である。I/Oバス202上には、ネットワーク1/F30、ハードディスクやCRTコントローラなどの周辺装置1/F51及び、消費電力制御回路40が接続される。

【0022】先ず、第1の情報処理装置11が動作状態において、省電力状態制御パケット901を受信した場合を説明する。

【0023】受信されたパケット901は、FIFOに蓄積される。ネットワークアドレス検出手段34が、パケット内の宛先アドレス912と、ネットワーク1/F30固有のネットワーク物理アドレス33が一致する場合に検出信号301に"1"を出力する。省電力状態制御パケットである場合には、省電力状態制御パケット検出手段35は検出信号302に"1"を出力する。一方、省電力コマンド送出手段36により、FIFO32内のデータ部915が省電力コマンド303として消費電力制御回路40に伝達される。

【0024】消費電力制御回路40では、情報処理装置11の省電力状態に応じて、CPU動作周波数、周辺装置61を制御する。CPU動作ステータス42には、表1に示す状態値"00"、"01"、"10"の何れかがI/Oバス1/F41を介してOSから書き込まれている。表1中のfは、CPU20の最高動作周波数である。また、周辺装置動作ステータスには表2に示す状態値"0"、"1"の何れかがI/Oバス1/F41を介してOSから書き込まれている。周辺処理装置61は、たとえばディスプレイ装置などである。

【0025】

【表1】

表1

CPU 動作ステータス42	CPU20 動作状態	CLKDRV24 出力周波数
00	動作状態	f
01	省電力動作・動作状態	f/2
10	省電力動作・動作状態	f/8
11	スリープ状態	0 (停止)

【0026】

【表2】

表2

周辺装置動作 ステータス	周辺装置 61 動作状態 (ディスプレイ)
0	動作状態 (通電)
1	省電力状態 (電源供給OFF)

【0027】信号302が"0"であり、受信パケットが省電力状態制御用ではない事を示す場合は、割込み制御手段46はネットワークアドレス検出結果301が検出を示す"1"に対して、割込み要求を意味する"1"を信号404より出力する。これに対して、信号302が"1"であり、受信パケットが省電力状態制御用である場合には、コマンド303と受信時のCPUの動作状態に応じて、適切な処理を行なう。つまり、現在のCPUの動作ステータスが"00"、"01"、"10"といった、CPUへクロック供給を示すコードであり、かつ、コマンド303のCPU状態フィールド921が同じくCPUへクロック供給を示すコードである場合には、コマンド解析手段44は、クロック制御信号401を経由してクロックドライバ24を制御し、CPU状態フィールドに対応した出力周波数を得る。この後、コマンド303のCPUフィールド921を新しいCPUの状態値として、CPU動作ステータス42に書き戻す。*

*【0028】上記で示した動作例では、情報処理装置11の省電力状態は、動作状態間でのみ遷移したため、OSを介する事なしにクロック周波数の変更が可能であったが、通常、動作状態からスリープモードへの移行は、OS側の復帰準備が必要となる。このため、CPU状態フィールド921が、CPUへクロック停止を示す"11"の場合、割込み制御手段46は、省電力制御をOSに任せるため割込み信号404を発生する。割込み処理により、OS上のアプリケーションが起動し、OSの復帰準備が完了した後、アプリケーションは消費電力制御回路40の周辺装置動作ステータス42及びCPU動作ステータスを適切な値に更新し、最後にクロックドライバ24の出力を停止する事で情報処理装置11はスリープモードに移行する。

【0029】以上、入力パケットに対するネットワークI/F30、消費電力制御回路40の動作を表3にまとめる。表3中、CPU動作ステータス"00~10"は、ステータス値が"00"、"01"、"10"の何れであっても良い事を示す。ネットワークアドレス検出出力301が"1"、省電力制御パケット検出出力302が"0"である場合が一般のパケット受信を示しており、ネットワークアドレス検出出力301が"1"、省電力制御パケット検出出力302が"1"である場合が、省電力状態制御パケット受信の場合を示している。

【0030】

【表3】

表3

現在のCPU 動作ステータス (42)	ネットワ- クアドレス検出 301	省電力制御 パケット検出 302	省電力 コマ- ンドフィールド921	クロ- ック 制御信号 401	割込 要求 501	ネット 信号 402	変更後CPU 動作ステータス (42)
00	1	1	00	00	0	0	00
00	1	1	01	01	0	0	01
00	1	1	10	10	0	0	10
00	1	1	11	00	1	0	11
01	1	1	00	00	0	0	00
01	1	1	01	01	0	0	01
01	1	1	10	10	0	0	10
01	1	1	11	00	1	0	11
10	1	1	00	00	0	0	00
10	1	1	01	01	0	0	01
10	1	1	10	10	0	0	10
10	1	1	11	00	1	0	11
00~10	1	0	—	変更せず	1	0	変更せず

【0031】消費電力制御回路40は、CPUの動作周波数だけでなく、周辺装置61の消費電力を制御する機能を有する。CPU動作周波数の場合と同様、まず情報処理装置が動作状態において、省電力状態制御パケット

901を受信した場合を説明する。

【0032】コマンド303の周辺装置制御フィールド922が省電力モードを示す"1"のとき、制御信号403により情報処理装置61の消費電力を低減する。ま

た、新しい周辺処理装置の状態として、フィールド92
2の値を周辺装置動作ステータス43に書き戻す。ま
めると表4に示すようになる。

*
表4

現在のCPU 動作ステータス 42	現在の周辺装置 動作ステータス (43)	省電力 コメント フィールド922	周辺処理装置 制御信号 403	変更後周辺装置 動作ステータス (43)
00~10	0	0	0	0
00~10	0	1	1	1
00~10	1	0	0	0
00~10	1	1	1	1

【0034】次に、情報処理装置がスリープ状態におい
て、省電力状態制御パケット901を受信した場合を説
明する。ネットワークI/F30の動作は動作状態の場
合と同様である。

【0035】消費電力制御回路40では、情報処理装置
11の省電力状態に応じて、クロックドライバ24、周
辺装置61を制御する。CPU動作ステータス42に
は、表1に示す状態値の"11"がI/OバスI/F4
1を介してOSから書き込まれている。また、周辺装置
動作ステータスには表2に示す状態値の"1"、"0"
の何れかがI/OバスI/F41を介してOSから書き
込まれている。

【0036】省電力コマンド303のCPU動作状態フ
ィールドがCPUへのクロック供給を示す"00"、"
10"、"01"の場合には、コマンド解析手段がクロ
ックドライバ24からの出力を再開した後、リセット制

※御手段45が信号402にリセット要求を示す"1"を
出力する。CPUはリセットベクタよりコードフェッチ
を開始する。このリセットベクタは、スリープモード移
行時に、OSが復帰先のアドレスを格納してあるため、
通常モードに移行する。

【0037】ところで、受信したパケットが省電力状態
制御用ではない場合には、速やかにFIFO内容をOS
に任せる必要があるため、コマンド解析手段は制御信号
4001を制御して、クロックドライバ24からCPU
へのクロック供給を再開し、リセット制御手段45はC
PUのリセットを示す"1"を信号402に出力する。

【0038】以上、入力パケットに対するネットワー
クI/F30、消費電力制御回路40の動作を表5にまと
める。

【0039】

【表5】

表5

現在のCPU 動作ステータス (42)	ネットワーク アドレス検出 301	省電力制御 パケット検出 302	省電力 コメント フィールド921	クロック 制御信号 401	割込 要求 501	リセット 信号 402	変更後CPU 動作ステータス (42)
11	1	1	00	00	0	1	00
11	1	1	01	01	0	1	01
11	1	1	10	10	0	1	10
11	1	1	11	00	0	0	11
11	1	0	—	00	0	1	00

【0040】さらに、情報処理装置11がスリープ状態
時にある場合には、周辺装置61を使用する必要は生じ
ない。このため、省電力コマンド303の周辺装置状態
フィールドに、通常動作を示す"0"となっても、

この指示に従わないようにする。以上の動作を表6にま
とめる。

【0041】

【表6】

表6

現在のCPU 動作ステータス 42	現在の周辺装置 動作ステータス (43)	省電力 コマンド フィールド 922	周辺処理装置 制御信号 403	変更後周辺装置 動作ステータス (43)
1 1	0	0	0	0
1 1	0	1	1	1
1 1	1	0	1	1
1 1	1	1	1	1

【0042】

【発明の効果】本発明によれば、省費電力機能を持つ情報処理装置の状態をネットワーク経由で制御するシステムにおいて、省電力機器にある情報処理装置に対してLAN経由でアクセスを行う際に、ネットワークI/F部分で省電力状態制御パケットを検出することにより、パケットで指示された省電力コマンドに従って省電力制御を行なう際に、スリープ状態から動作状態へ移行する事がないため、スリープ状態における省電力の効果を向上するシステムを提供することができる。

【0043】また、本発明によれば、省費電力機能を持つ情報処理装置の状態をネットワーク経由で制御するシステムにおいて、省電力機器にある情報処理装置に対してLAN経由でアクセスを行う際に、ネットワークI/F部分で省電力状態制御パケットを検出することにより、割り込み制御回路およびソフトウェア処理によることなくCPUの動作クロックを変更するため、比較的短時間で情報処理装置の省電力状態を変更する事が可能なネットワークシステムを提供できる。

【図面の簡単な説明】

【図1】本発明による情報処理装置の、ネットワークシステム上の動作を説明するブロック図である。

【図2】本発明による省電力状態制御パケットの構成を示す図である。

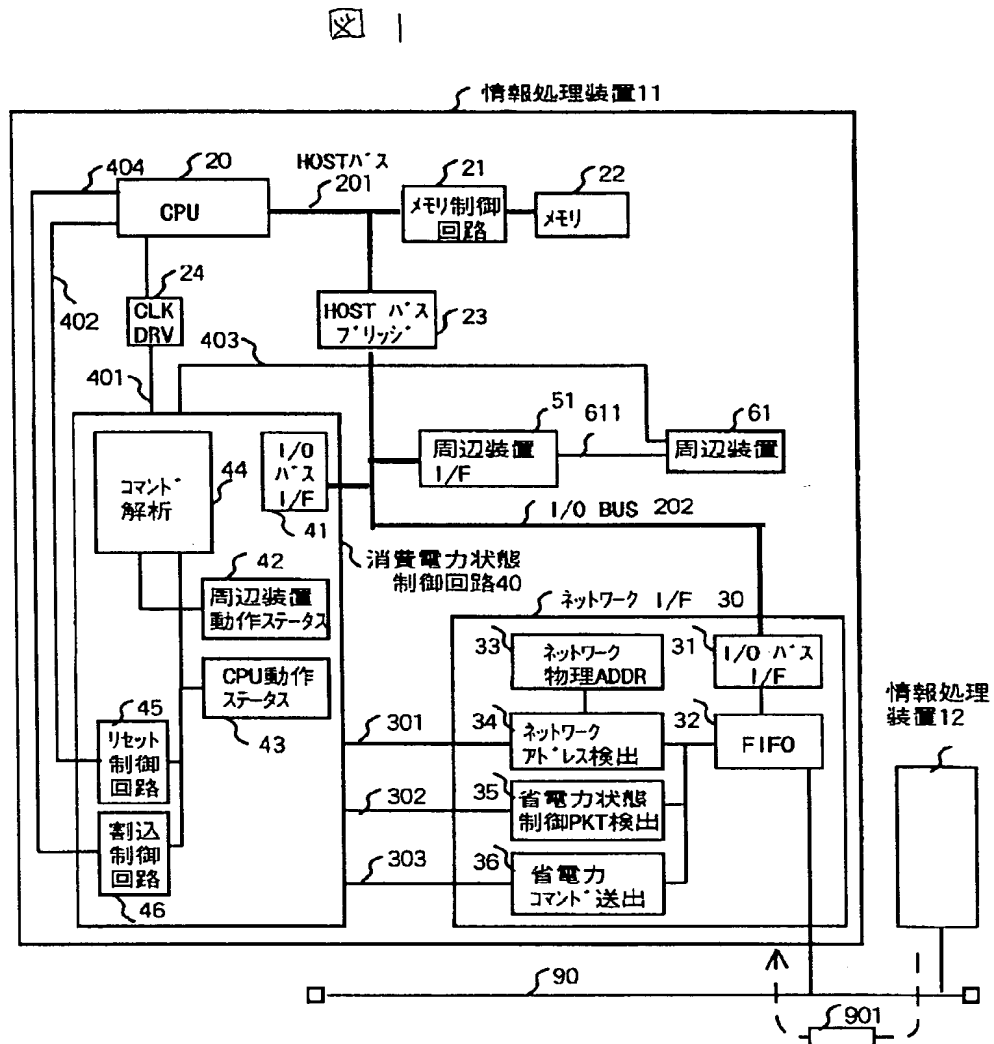
【符号の説明】

- 1 1…情報処理装置
- 1 2…第2の情報処理装置
- 2 0…CPU
- 2 1…メモリ制御回路
- 2 2…揮発性メモリ
- 2 3…ホストバスブリッジ
- 2 4…クロックドライバ
- 3 0…ネットワークI/F
- 4 0…消費電力状態制御回路
- 5 1…周辺装置I/F
- 6 1…周辺装置
- 2 0 1…ホストバス
- 2 0 2…I/Oバス
- 9 0…ネットワーク
- 9 0 1…省電力状態制御パケット。

20

30

【圖 1】



【図2】

2

